

(19) KOREAN INTELLECTUAL PROPERTY OFFICE

KOREAN PATENT ABSTRACTS

(11)Publication number: 1020010004024 A
(43)Date of publication of application: 15.01.2001

(21)Application number: 1019990024609
(22)Date of filing: 28.06.1999

(71)Applicant: HYNIX SEMICONDUCTOR INC.
(72)Inventor: KIM, GYU SANG
SHIN, WON CHEOL

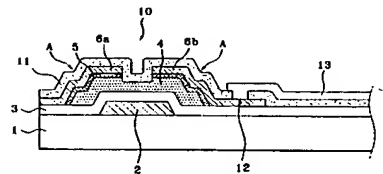
(51)Int. Cl. G02F 1/1343

(54) METHOD OF MAKING LIQUID CRYSTAL DISPLAY

(57) Abstract:

PURPOSE: A method of making a liquid crystal display is provided to be capable of securing reliability of a data line by performing an etch process to an ITO metal film by use of oxalate.

GONSTITUTION: The method of making a liquid crystal display comprises depositing a passivation film(11) for protecting a thin film transistor(10). A contact hole(12) for exposing a source electrode(6a) is formed by selectively etching the passivation film(11). After depositing an ITO metal film on the passivation film(11), a pixel electrode(13) is formed by etching the ITO metal film. An etch process to the ITO metal film is perform using a mixed solution of C₂H₂O₄, Al₂(SO₄)₃ and H₂O.



COPYRIGHT 2001 KIPO

Legal Status

공개특허 제2001-4024호(2001.01.15) 1부.

[첨부그림 1]

특 2001-0004024

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)(51) Int. Cl.⁶
G02F 1/1343(11) 공개번호 특2001-0004024
(43) 공개일자 2001년04월15일

(21) 출원번호 10-1999-0024609
(22) 출원일자 1999년06월28일
(71) 출원인 현대전자산업 주식회사 김영환
(72) 발명자 경기도 이천시 부발읍 아미리 산 136-1
김규상
서울특별시강서구염창동276-13
신원철
서울특별시동대문구회기동신현대아파트3동901호
(74) 대리인 강성배

심사청구 : 없음

(54) 액정표시소자의 제조방법

요약

본 발명은 액정표시소자의 제조방법에 관한 것으로, 특히, 데이터 라인의 손상을 방지하기 위한 방법에 관한 것이다. 본 발명의 액정표시소자의 제조방법은, 절연성 기판 상에 게이트 전극을 포함한 게이트 라인을 형성하는 단계; 상기 절연성 기판의 전면 상에 상기 게이트 전극을 포함한 게이트 라인이 덮혀지도록 게이트 절연막을 도포하는 단계; 상기 게이트 절연막 상에 반도체층과 오믹층을 차례로 형성하는 단계; 상기 오믹층 상에 배치되는 소오스/드레인 전극을 포함한 데이터 라인을 형성하는 단계; 상기 결과물의 상부에 보호막을 도포하고, 선택적 식각 공정으로 상기 보호막에 상기 박막 트랜지스터의 소오스-전극을 노출시키는 콘택홀을 형성하는 단계; 및 상기 보호막 상에 ITO 금속막을 증착하고, 상기 ITO 금속막을 식각하여 상기 소오스-전극과 콘택되는 화소전극을 형성하는 단계를 포함하여 이루어지는 액정표시소자의 제조방법에 있어서, 상기 ITO 금속막은 비정질의 결정 구조를 갖도록 증착하고, 상기 ITO 금속막에 대한 식각은 육산산과 황산알루미늄 용액 및 물의 혼합 용액으로 수행하는 것을 특징으로 한다.

도면도

도2

발명서

도면의 간단한 설명

도 1은 종래 기술에 따른 탑 ITO 구조의 박막 트랜지스터 어레이 기판을 도시한 단면도.
도 2는 본 발명의 실시예에 따른 탑 ITO 구조의 박막 트랜지스터 어레이 기판을 도시한 단면도.
(도면의 주요 부분에 대한 부호의 설명)

- | | |
|-------------|---------------|
| 1 : 유리기판 | 2 : 게이트 전극 |
| 3 : 게이트 절연막 | 4 : 반도체층 |
| 5 : 오믹층 | 6a : 소오스 전극 |
| 6b : 드레인 전극 | 10 : 박막 트랜지스터 |
| 11 : 보호막 | 12 : 콘택홀 |
| 13 : 화소전극 | |

발명의 상세한 설명

발명의 목적

발명이 속하는 기술분야 및 그 분야의 종래기술

본 발명은 액정표시소자의 제조방법에 관한 것으로, 특히, 데이터 라인의 손상을 방지하기 위한 방법에 관한 것이다.

텔레비전 및 그래픽 디스플레이 등의 표시 장치에 이용되는 액정표시소자는 CRT(Cathod-ray tube)를 대신